

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-299607
 (43)Date of publication of application : 11.10.2002

(51)Int.CI.

H01L 29/78
H01L 21/283
H01L 21/318

(21)Application number : 2001-094052

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 28.03.2001

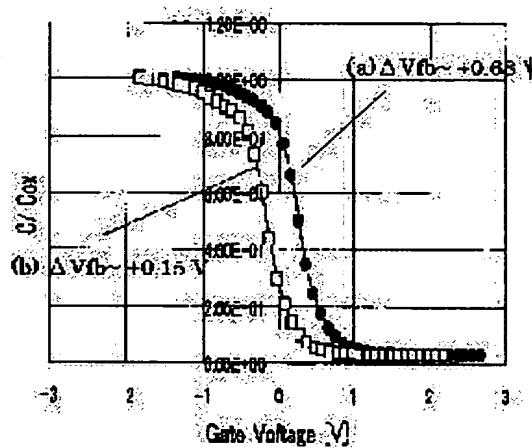
(72)Inventor : YAMAGUCHI TAKESHI
SATAKE HIDEKI
FUKUSHIMA SHIN

(54) MISFET AND METHOD OF MANUFACTURING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a MISFET(metal insulator semiconductor field effect transistor) which is capable of preventing the diffusion of impurities and metal atoms from a gate electrode even if a metal oxide which can earn a physical film thickness is used as a gate insulation film, and is also capable of suppressing the decrease in flat band voltage shift and mobility, and also to provide a method of manufacturing the same.

SOLUTION: The MISFET comprises a silicon substrate 101, a gate insulation film 103 which is formed of a metal oxide and includes nitrogen at least in a part of it and is formed on the silicon substrate 101, and a gate electrode 104 formed on the gate insulation film 103. In the gate insulation film 103, the content of nitrogen near an interface with the silicon substrate is higher than that in the other parts.



LEGAL STATUS

[Date of request for examination] 25.02.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-299607

(P2002-299607A)

(43)公開日 平成14年10月11日 (2002. 10. 11)

(51)Int.Cl.⁷
H 0 1 L 29/78
21/283
21/318

識別記号

F I
H 0 1 L 21/283
21/318
29/78

テ-ヨ-ト⁷ (参考)
C 4 M 1 0 4
C 5 F 0 5 8
3 0 1 G 5 F 1 4 0

審査請求 未請求 請求項の数10 O L (全 9 頁)

(21)出願番号 特願2001-94052(P2001-94052)

(22)出願日 平成13年3月28日 (2001. 3. 28)

(71)出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72)発明者 山口 壽

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

(72)発明者 佐竹 秀喜

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(74)代理人 100081732

弁理士 大胡 典夫 (外2名)

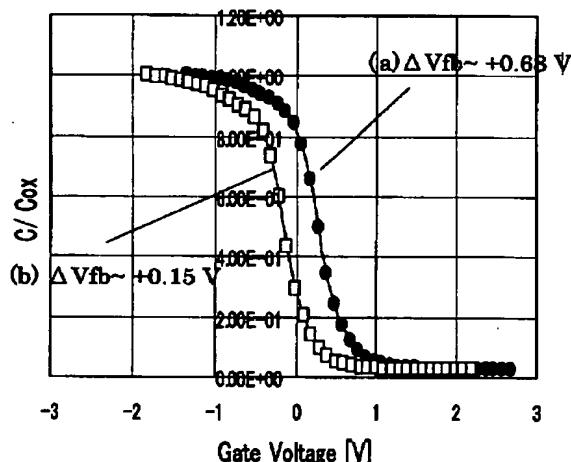
最終頁に続く

(54)【発明の名称】 MIS型電界効果トランジスタ及びこれの製造方法

(57)【要約】

【課題】物理膜厚をかせげる金属酸化物をゲート絶縁膜として用いてもゲート電極からの不純物や金属原子の拡散を防ぐことが可能となり、フラットバンド電圧シフトや移動度の低下を抑制することが可能なMIS型電界効果トランジスタ及びその製造方法を提供することを目的とする。

【解決手段】シリコン基板101と、シリコン基板101上に形成された少なくとも一部に窒素を含有する金属酸化物からなるゲート絶縁膜103と、ゲート絶縁膜103上に形成されたゲート電極104とを具備し、ゲート絶縁膜103のうちシリコン基板との界面近傍の窒素含有量がゲート絶縁膜103の他の部分よりも低いことを特徴とするMIS型電界効果トランジスタ。



【特許請求の範囲】

【請求項1】シリコン基板と、
前記シリコン基板上に形成された少なくとも一部に窒素を含有する金属酸化物膜または金属酸窒化物膜からなるゲート絶縁膜と、
前記ゲート絶縁膜上に形成されたゲート電極とを具備し、
前記金属酸化物膜または金属酸窒化物膜のうち前記シリコン基板との界面近傍の窒素含有量が前記ゲート絶縁膜の他の部分よりも低いことを特徴とするMIS型電界効果トランジスタ。

【請求項2】前記ゲート絶縁膜のうち前記シリコン基板との界面近傍の窒素含有量が0.1 atomic%以下であることを特徴とする請求項1記載のMIS型電界効果トランジスタ。

【請求項3】前記ゲート絶縁膜のうち前記シリコン基板との界面近傍とは、前記シリコン基板から厚さ0.6 nm以下であることを特徴とする請求項1記載のMIS型電界効果トランジスタ。

【請求項4】前記ゲート絶縁膜のうち前記ゲート電極との界面から厚さ0.6 nm以下の窒素含有量が10 atomic%以上であることを特徴とする請求項1記載のMIS型電界効果トランジスタ。

【請求項5】シリコン基板と、
前記シリコン基板上に形成された少なくとも一部に窒素を含有する金属酸化物膜からなるゲート絶縁膜と、
前記ゲート絶縁膜上に形成されたゲート電極とを具備し、
前記ゲート絶縁膜のうち前記シリコン基板との界面から厚さ0.6 nmの領域での窒素含有量が0.1 atomic%以下であり、かつ前記ゲート絶縁膜のうち前記ゲート電極との界面から少なくとも厚さ0.6 nmの領域での窒素含有量が10 atomic%以上であることを特徴とするMIS型電界効果トランジスタ。

【請求項6】前記ゲート絶縁膜中にシリコンが含有されていることを特徴とする請求項1乃至請求項5のいずれかに記載のMIS型電界効果トランジスタ。

【請求項7】シリコン基板と、
前記シリコン基板上に形成された金属酸化物膜からなるゲート絶縁膜と、
前記ゲート絶縁膜上に形成されたシリコン窒化膜と、
前記シリコン窒化膜上に形成されたゲート電極とを具備することを特徴とするMIS型電界効果トランジスタ。

【請求項8】前記金属酸化物はZr、Hf、La、Ce、Ti、Al、Y、Mg、Ta、Biのいずれかを含むことを特徴とする請求項1乃至請求項7のいずれかに記載のMIS型電界効果トランジスタ。

【請求項9】窒素雰囲気中で熱処理或いは励起窒素中に曝露することによって、窒素を前記金属酸化物に導入することを特徴とする請求項1乃至請求項6のいずれかに

記載のMIS型電界効果トランジスタの製造方法。

【請求項10】前記ゲート電極を形成する前に、窒素雰囲気中で熱処理或いは励起窒素中に曝露することによって、窒素を前記金属酸化物に導入することを特徴とする請求項1乃至請求項6のいずれかに記載のMIS型電界効果トランジスタの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】MIS型電界効果トランジスタ及びこの製造方法に関する。

【0002】

【従来の技術】現在まで、半導体集積回路(LSI)を高速化し、また高集積化するためには、スケーリング則にのっとったMIS型電界効果トランジスタの微細化によって進められてきた。スケーリング則とは、MIS型電界効果トランジスタの絶縁膜やゲート長さ等、素子の高さ方向と横方向の寸法を同時に縮小することで、スイッチング特性を正常に保ち、かつ高速化、高集積化を図る方法である。

【0003】このスケーリング則によると、西暦2001年以後の次世代MIS型電界効果トランジスタでは、ゲート絶縁膜容量がSiO₂に換算して厚さ2 nm以下に相当する容量が要求される。しかし、従来ゲート絶縁膜として用いられてきたSiO₂では、厚さ2 nm以下で直接トンネル電流が流れてしまいリーク電流の抑制ができず、消費電力の増加等の問題が生じる。

【0004】そこで次世代MIS型電界効果トランジスタには、SiO₂よりも誘電率が高い材料をゲート絶縁膜として用い、シリコン酸化膜換算実効膜厚を2 nm以下に抑えつつ、物理膜厚を稼いでリーク電流を抑えることが試みられている。

【0005】また、MIS型電界効果トランジスタでは、リーク電流を抑制する他にも突き抜け電圧の問題がある。突き抜け電圧とは、ゲート電極に多結晶シリコンを用いると、多結晶シリコンのドーパントであるリン(P)やボロン(B)等の不純物がゲート絶縁膜を突き抜けてチャネル領域中に拡散し、この不純物によって閾値電圧が変動する問題である。この現象は素子を動作しているときに発熱することによって、時間がたつにつれて不純物が拡散して閾値が変化してしまうので信頼性が劣化するという問題を有している。

【0006】この突き抜け電圧の問題を解消する方法として、また、ゲート電極の低抵抗化を図る手段として、次世代MISトランジスタでは、ゲート電極に金属を用いることが検討されている。しかしゲート電極に金属を用いると、ゲート電極から金属原子がゲート絶縁膜中やシリコン基板との界面にまで拡散してしまい、ゲート絶縁膜中に固定電荷が発生し、フラットバンド電圧シフトや、移動度の低下が問題になる。特に、ゲート絶縁膜として、金属酸化物を用いると、金属酸化物は、SiO₂

よりも金属原子の拡散度が非常に高いためゲート絶縁膜中に多くの固定電荷が発生し、非常に大きな問題になる。

【0007】

【発明が解決しようとする課題】上述したように、次世代のMIS電界効果トランジスタでは、微細化を進めるにためには、種々解決しなければならない課題がある。

【0008】本発明は、この問題点に鑑みてなされたもので、物理膜厚をかせげる金属酸化物をゲート絶縁膜として用いてもゲート電極からの不純物や金属原子の拡散を防ぐことが可能となり、フラットバンド電圧シフトや移動度の低下を抑制することが可能なMIS型電界効果トランジスタ及びその製造方法を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明では、ゲート絶縁膜中の金属酸化物に窒素を含有させることで、ゲート電極からの不純物や金属の拡散を防止し、同時にシリコン基板との界面に窒素を含有させないことで、トランジスタの電気的特性を向上させるものである。

【0010】そこで、本発明は、シリコン基板と、前記シリコン基板上に形成された少なくとも一部に窒素を含有する金属酸化物膜または金属酸窒化物膜からなるゲート絶縁膜と、前記ゲート絶縁膜上に形成されたゲート電極とを具備し、前記金属酸化物膜または金属酸窒化物膜のうち前記シリコン基板との界面近傍の窒素含有量が前記ゲート絶縁膜の他の部分よりも低いことを特徴とするMIS型電界効果トランジスタを提供する。

【0011】このとき、前記ゲート絶縁膜のうち前記シリコン基板との界面近傍の窒素含有量が0.1 atomic%以下であることが好ましい。

【0012】また、前記ゲート絶縁膜のうち前記シリコン基板との界面近傍とは、前記シリコン基板から厚さ0.6 nm以下であることが好ましい。

【0013】また、前記ゲート絶縁膜のうち前記ゲート電極との界面から厚さ0.6 nm以下の窒素含有量が10 atomic%以上であることが好ましい。

【0014】また、本発明は、シリコン基板と、前記シリコン基板上に形成された少なくとも一部に窒素を含有する金属酸化物からなるゲート絶縁膜と、前記ゲート絶縁膜上に形成されたゲート電極とを具備し、前記ゲート絶縁膜のうち前記シリコン基板との界面から厚さ0.6 nmの領域での窒素含有量が0.1 atomic%以下であり、かつ前記ゲート絶縁膜のうち前記ゲート電極との界面から少なくとも厚さ0.6 nmの領域での窒素含有量が10 atomic%以上であることを特徴とするMIS型電界効果トランジスタを提供する。

【0015】このとき、前記ゲート絶縁膜中にシリコンが含有されていることが好ましい。

【0016】また、本発明は、シリコン基板と、前記シ

リコン基板上に形成された金属酸化物からなるゲート絶縁膜と、前記ゲート絶縁膜上に形成されたシリコン窒化膜と、前記シリコン窒化膜上に形成されたゲート電極とを具備することを特徴とするMIS型電界効果トランジスタを提供する。

【0017】このとき、前記金属酸化物はZr、Hf、La、Ce、Ti、Al、Y、Mg、Ta、Biのいずれかを含むことが好ましい。特に望ましくはZr、Hf、La、Ce、Y、Mg、Ta、Biのいずれかを含む場合である。

【0018】また、窒素雰囲気中で熱処理或いは励起窒素中に暴露することによって、窒素を前記金属酸化物に導入することが好ましい。

【0019】また、前記ゲート電極を形成する前に、窒素雰囲気中で熱処理或いは励起窒素中に暴露することによって、窒素を前記金属酸化物に導入することが好ましい。

【0020】

【発明の実施の形態】先ず、以下に金属酸化物として Al_2O_3 と、窒素を含む絶縁膜であるAIN中での不純物としてボロン(B)の800°Cから1200°Cでの拡散度を示す。

$$\text{Al}_2\text{O}_3 \text{ 膜中 B の拡散度 } (800^{\circ}\text{C} \sim 1200^{\circ}\text{C}) = 2 \sim 6 \times 10^{-5}$$

$$\text{AIN 膜中 B の拡散度 } (800^{\circ}\text{C} \sim 1200^{\circ}\text{C}) = 1 \sim 6 \times 10^{-6}$$

このように窒素を含有する絶縁膜は、窒素を含有しない絶縁膜に比べ、不純物の拡散度は十分小さい。

【0021】また、金属酸化物として Al_2O_3 と、金属酸窒化物としてAIN中の金属原子として Al^{3+} の1700°Cでの拡散係数を示す。

$$\text{Al}_2\text{O}_3 \text{ 膜中の } \text{Al}^{3+} \text{ の拡散係数 } (1700^{\circ}\text{C}) = 1.4 \times 10^{-11}$$

$$\text{AIN 膜中の } \text{Al}^{3+} \text{ の拡散係数 } (1700^{\circ}\text{C}) = 4 \times 10^{-13}$$

このように窒素を含有する絶縁膜は、窒素を含有しない絶縁膜に比べて金属原子の拡散度も十分に小さいことがわかる。そこで本発明では、金属酸化膜または金属酸窒化膜からなるゲート絶縁膜中の一部に窒素を含有させる層を形成することによって、ゲート電極を構成する元素(不純物や金属原子)の拡散を防ぐ拡散バリア層として用いることとした。

【0022】また、金属酸化膜或いは金属酸窒化膜中の窒素濃度を上げると不純物や金属原子の拡散度がより小さくなり拡散バリア性は向上することが分かった。しかしながら窒素がゲート絶縁膜のシリコン基板界面近傍に存在すると欠陥を形成しやすくなり、欠陥にトラップされた電荷によって、シリコン基板界面特性が劣化する傾向がある。

【0023】そこでシリコン基板表面には窒素が極低濃

度となるようにすることが必要である。この観点から実験をしたところ、界面特性の劣化を引き起こさないためにはXPS等の一般的な分析装置の検出限界以下の窒素含有量である必要があることが分かった。そこで本発明では、窒素を含有する金属酸化膜または金属窒化膜からなるゲート絶縁膜のうちシリコン基板との界面近傍の窒素含有量が0.1 atomic%以下である必要がある。より望ましくは0.01 atomic%以下である。さらに界面特性の向上が要求される場合には0.001 atomic%以下であることが望ましい。

【0024】また、ゲート絶縁膜とシリコン基板との界面から、窒素が界面に与える影響がある範囲を検討した。

【0025】図1は、シリコン基板上に窒素を含むジルコニウム酸化膜からなるゲート絶縁膜を形成し、シリコン基板表面から窒素含有量が0.1 atomic%を越える位置までの距離を横軸とし、(100)面のシリコン基板とゲート絶縁膜との界面構造における平均配位数を縦軸とした図である。

【0026】図1から明らかなように、窒素含有量が0.1 atomic%を越える位置がシリコン基板表面から0.6 nm以上離れると、平均配位数が緩やかに減少し始める。これは平均配位数(NaV.)が2.76に近いほど構造的に安定であるというPhilipsの理論[J. Vac. Sci. Tech. B17(4)p1803(1999)]とよく一致している。平均配位数が2.9以上あると界面構造が不安定になり界面準位が発生してしまう。したがって本発明では、窒素を含有する金属酸化膜または金属窒化膜からなるゲート絶縁膜のうち、シリコン基板との界面から厚さ0.6 nmでは、窒素含有量が0.1 atomic%以下であることが望ましい。また、窒素含有量が0.1 atomic%以下である領域は、シリコン基板との界面から厚さ1 nm以上離れると、平均配位数がより緩やかに減少し始めるため望ましい。さらに1.5 nm以上離れるとほぼ平均配位数は最小値で変化しないため、1.5 nm以上離れることがより望ましい。

【0027】図2は、シリコン基板上に金属酸化膜(ZrO₂)と、この金属酸化膜上に形成された金属窒化膜(ZrN)からなるゲート絶縁膜を形成し、シリコン基板表面から金属窒化膜と金属酸化膜との界面までの距離を横軸とし、(100)面のシリコン基板と金属酸化膜との界面構造における平均配位数を縦軸とした図である。

【0028】図2に示すように、シリコン基板と金属酸化膜との界面と金属酸化膜と金属窒化膜との界面との距離が0.6 nm以上で緩やかに減少し始め、1 nm以上で漸近し始め、1.5 nm以上窒化層が離れているとほぼ変化しなくなる。したがってこの積層構造の場合では、シリコン基板と金属酸化膜との界面と金属酸化膜と金属

窒化膜との界面との距離が、0.6 nm以上であれば良い。また、望ましくは1 nm以上、さらに望ましくは1.5 nm以上である方が、安定な構造を得られ、良好な界面特性を得られる。

【0029】図3は、(a) p型シリコン基板上に形成した金属酸化膜(A_{1-x}O_x)と、この金属酸化膜上に形成したポリシリコンからなるキャバシタ構造のC-V特性と、(b) p型シリコン基板上に形成した金属酸化膜(A_{1-x}O_x)と、この金属酸化膜上に形成した金属窒化膜(A₁N)と、この金属窒化膜上に形成したポリシリコンからなるキャバシタ構造のC-V特性である。

【0030】図3から分かるように、(a)に示す窒素を含有していない方は、フラットバンドシフト(ΔV_{fb})が約0.68 Vである。一方(b)で示す窒素を含有する拡散バリア層があるほうでは、フラットバンドシフト(ΔV_{fb})が約0.15 Vとなり、フラットバンドシフトは十分に小さい値であった。これは窒素を含有する拡散バリア層によって、ポリシリコン中に含まれるリン(P)の拡散が抑制された結果であり、充分な拡散バリア性が得られていることを示している。

【0031】以上のように、金属酸化物からなるゲート絶縁膜中のゲート電極との界面近傍に窒素を含有する金属酸化物からなる拡散バリア層を設けることで、フラットバンドシフトを小さくし良好なシリコン界面特性を実現することができる。

【0032】また、このゲート絶縁膜中にシリコンを含有させたのち、窒化処理をして窒素を添加すると、Si-Nの強い結合により、ゲート絶縁膜中のSiが吸収され、相対的にシリコン基板との界面近傍のシリコン含有量が増加する。こうすることでシリコン基板との界面近傍では、電気的特性が良好なシリコン含有量が高い金属酸化物となり、ゲート電極との界面近傍では、拡散を防止する窒素含有量が高い金属酸化物となる。

【0033】図4は、本発明の実施形態にかかるゲート構造を有するMIS型電界効果トランジスタの断面図である。

【0034】このMIS型電界効果トランジスタは、p型シリコン基板101と、このシリコン基板101上に形成された窒素を含有する金属酸化膜からなるゲート絶縁膜103と、このゲート絶縁膜上に形成されたポリシリコンからなるゲート電極とを具備している。ゲート絶縁膜103中のシリコン基板101との界面から厚さ0.6 nmにおける窒素含有量は0.1 atomic%以下である。また、ゲート絶縁膜103中のゲート電極104との界面から厚さ0.6 nmにおける窒素含有量は10 atomic%である。また、ゲート電極104としては、ポリシリコンの換わりに、TiN、TaN、W、Nb、Zr、Ru、Ru酸化物等の金属を有する電極を用いても良い。

【0035】また、シリコン基板101中のゲート電極

104を挟む位置には、n型不純物が導入された拡散層であるソース／ドレイン領域105が形成されている。ゲート電極104の側壁にはシリコン窒化膜からなるゲート側壁106が形成されている。107はシリコン酸化膜からなる層間絶縁膜であり、層間絶縁膜107に設けられたコンタクト孔を介して、ゲート電極104及びソース／ドレイン領域105にAl配線108が接続されている。この形成されたMIS型電界効果トランジスタは素子分離領域102によって、それぞれ素子分離されている。

【0036】このMIS型電界効果トランジスタのゲート長を50nmとして形成し、動作確認をしたところ、リーク電流が抑制され、フラットバンド電圧シフトが小さく、移動度が高いものであった。

【0037】図5は、図4に示したMIS型電界効果トランジスタのゲート絶縁膜103の具体的な形成方法を説明するための断面図である。

【0038】先ず、図5(a)に示すように、面方位(100)、比抵抗4～6Ωcmのp型シリコン基板101上に、反応性イオンエッチングにより、素子分離のための溝を形成する。続いて、例えばLPCVD(ローブレッシャー)～TEOS膜を埋め込むことにより素子分離領域102を形成する。

【0039】次に、図5(b)に示すように、例えば、レーザーアブレーション成膜法を用いて、例えば酸素分圧 1×10^{-4} Paの雰囲気中、基板温度400°CでHfO₂からなる金属酸化物109を厚さ5nmでシリコン基板101上に形成する。レーザーアブレーション成膜法を用いることで、原料ガスを光励起することによって、各元素が十分なエネルギーを有し、金属原子と酸素原子との組成比にずれが少ない膜を形成できる。組成比にずれがないとダンギングボンドが生じ難く、欠陥が少ない絶縁膜を形成することに有利に働く。

【0040】また、レーザーアブレーション成膜法の変わりに、スパッタ成膜法を用いて金属酸化物109を形成しても良い。この場合、例えば酸素分圧40mtorrの雰囲気中、基板温度300°Cで、HfO₂からなる金属酸化物109を、厚さ3nmでシリコン基板101上に堆積した後に、600°C～800°Cの酸素雰囲気中でアニールして、金属酸化物109を緻密化することが望ましい。

【0041】また、蒸着法を用いて金属酸化物109を形成しても良い。この場合、例えば基板温度200°Cで、HfO₂からなる金属酸化物を、厚さ4nmでシリコン基板101上に堆積した後、600°C～800°Cの酸素雰囲気中でアニールして、金属酸化物109を緻密化することが望ましい。

【0042】また、CVD成膜法を用いて金属酸化物109を形成しても良い。この場合、例えば、C₁8H₈HfO₄ガスと酸素ガスの混合ガス或いはHfCl₄

ガスとNH₃ガスと酸素ガスの混合ガス若しくはHf(SO₄)₂ガスとNH₃ガスと酸素ガスの混合ガス等、Hfを含むガスと酸素ガスの混合ガスを、1Pa～10⁴Paの圧力、1sccm～1000sccmの流量で、それぞれ供給、排気し、基板温度を室温800°C程度の温度範囲で堆積した後、600°C～900°Cの酸素雰囲気中でアニールして金属酸化物109を緻密化することが望ましい。

【0043】次に、図5(c)に示すように、例えばNOガス、NH₃ガスの雰囲気中で加熱することで、金属酸化物109の表面近傍を窒化し拡散バリア層116を形成する。このときの拡散バリア層116の窒素含有量は約10atomic%であった。

【0044】また、窒素を含有する金属酸化物からなる拡散バリア層116を形成する方法として、窒素インプラを用いて、金属酸化物109の表面にのみ窒素原子を注入し急速加熱(RTA)によって窒素原子の安定化を行っても良い。

【0045】また、励起(ラジカル)窒素を金属酸化物109の表面に照射して、拡散バリア層116を形成しても良い。励起窒素を照射する方法では、特に金属酸化物109の表面から窒化が進む傾向があるために、表面層のみ窒化することが望ましい場合に特に有効である。

【0046】また、図5(d)に示すように、窒素を含有する金属酸化物からなる拡散バリア層116を形成する代わりに、300°C～500°C、圧力1Pa～104Paにおいて、窒素ガスで希釈したSiH₄ガスとNH₃ガスの混合ガスを用いて、例えば膜厚1nm～3nmのCVDシリコン窒化膜111を堆積し、これを拡散バリア層としても良い。このときシリコン窒化膜111を、さらに急速過熱(RTA)を用いることで窒素を金属酸化物109の表面にのみ拡散させ、偏析させる手法も有効である。

【0047】また、スパッタ、蒸着、レーザーアブレーション法等を用いて、HfNの様な窒化金属酸化物をシリコン窒化膜111の代わりに堆積し、これを拡散バリア層としても良い。

【0048】次に、化学気相成長法によってポリシリコン膜を全面に堆積し、このポリシリコン膜をバーニングしてゲート電極104を形成する。続いて、例えば450°C、圧力1Pa～104Paにおいて、窒素ガスで希釈したSiH₄ガスとNH₃ガスの混合ガスを用いて、例えば5nm～200nmのCVDシリコン窒化膜106を堆積する。

【0049】以後の工程は、通常のMIS型電界効果トランジスタの製造工程と同様に、例えば加速電圧20KeV、ドーズ量 $1 \times 10^{15} \text{ cm}^{-2}$ で炭素のイオン注入を行い、ソース／ドレイン領域105を形成する。続いて、化学気相成長法によって全面に酸化シリコンからなる層間絶縁膜107を堆積し、この層間絶縁膜107

にコンタクト孔を開口する。続いて、スパッタ法によって全面にAl膜を堆積し、このAl膜を反応性イオンエッチングによってパターニングして、配線108を形成する。このような工程を経て、図4に示すMIS型電界効果トランジスタを形成することができる。

【0050】次に、図6を参照して、図4に示すMIS型電界効果トランジスタのゲート絶縁膜103における別の製造方法について説明する。ここでは図4で説明した金属酸化物にシリコンを含有させたものである。

【0051】先ず、図6(a)に示すように、面方位(100)、比抵抗4~6Ωcmのp型シリコン基板101上に、反応性イオンエッチングにより、素子分離のための溝を形成する。続いて、例えばLPCVD(ロープレッシャー)-TEOS膜を埋め込むことにより素子分離領域102を形成する。

【0052】次に、図6(b)に示すように、例えば、レーザーアブレーション成膜法を用いて、例えば酸素分圧 1×10^{-4} Paの雰囲気中、基板温度400°Cで、Hf、Si、酸素原子で構成されるターゲットを用いて、Hfシリケイト酸化物113を厚さ5nmでシリコン基板101上に形成する。レーザーアブレーション成膜法を用いることで、原料ガスを光励起することによって、各元素が十分なエネルギーを有し、金属原子と酸素原子との組成比にずれが少ない膜を形成できる。組成比にずれがないとダングリングボンドが生じ難く、欠陥が少ない絶縁膜を形成することに有利に働く。

【0053】また、レーザーアブレーション成膜法の変わりに、スパッタ成膜法を用いて金属シリケイト酸化物113を形成しても良い。この場合、例えば酸素分圧4.0mtoorrの雰囲気中、基板温度300°Cで、Hf金属又はHfシリサイド或いはHfシリケイトをシリコン基板101上に堆積した後に、600°C~800°Cの酸素雰囲気中でアニールして、Hfシリケイト酸化物113を形成することができる。

【0054】また、蒸着法を用いて金属シリケイト酸化物113を形成しても良い。この場合、例えば基板温度200°Cで、Hf金属又はHfシリサイドを、厚さ4nmでシリコン基板101上に堆積した後、600°C~800°Cの酸素雰囲気中でアニールして、Hfシリケイト酸化物113を形成することができる。

【0055】また、CVD成膜法を用いて金属シリケイト酸化物113を形成しても良い。この場合、例えば、 $C_{1-x}H_{3-x}HfO_x$ ガスとモノシラン(SiH_4)ガスと窒素ガスの混合ガス或いは $HfCl_4$ ガスと NH_3 ガスとモノシラン(SiH_4)ガスの混合ガス若しくは $Hf(SO_4)_2$ ガスと NH_3 ガスとモノシラン(SiH_4)ガスの混合ガス等、Hfを含むガスとシリコンを含むガスの混合ガスを、1Pa~ 10^4 Paの圧力、1scm~1000scmの流量で、それぞれ供給、排気し、基板温度を室温800°C程度の温度範囲で堆積

した後、600°C~900°Cの酸素雰囲気中でアニールして金属シリケイト酸化物113を形成することができる。

【0056】また、金属シリケイト酸化物113を形成する別の方法として、図6(c)に示すように、シリコン基板101を酸素雰囲気中で加熱又はBOX(燃焼酸化)或いはCVDによって、シリコン基板101上に厚さ1nm~4nm程度の SiO_2 膜を形成する。次に、例えばHf金属ターゲット或いはHf金属原子とシリコン原子を少なくとも含んだターゲットを用いて、蒸着法でシリコン基板101上に金属元素を有する膜を堆積する。

【0057】その後、例えば、真空中もしくは窒素中で400°C~900°Cの加熱によって、少なくとも金属元素を SiO_2 膜中に拡散させる工程を行い、シリコン基板101上に少なくともHf原子、シリコン原子、酸素原子を含有する金属シリケイト酸化物113を形成してもよい。

【0058】以上の工程により、金属シリケイト酸化物113を形成した後、図6(c)に示すように、例えばNOガス、 NH_3 ガスの雰囲気中で加熱することで、金属シリケイト酸化物113の表面近傍を窒化し拡散バリア層116を形成する。このときの拡散バリア層116の窒素含有量は約10atomic%であった。

【0059】また、窒素を含有する金属シリケイト酸化物からなる拡散バリア層116を形成する方法として、窒素インピラを用いて、金属シリケイト酸化物113の表面にのみ窒素原子を注入し急速加熱(RTA)によって窒素原子の安定化を行っても良い。

【0060】また、励起(ラジカル)窒素を金属シリケイト酸化物113の表面に照射して、拡散バリア層116を形成しても良い。励起窒素を照射する方法では、特に金属シリケイト酸化物113の表面から窒化が進む傾向があるために、表面層のみ窒化することが望ましい場合に特に有効である。

【0061】また、図6(d)に示すように、窒素を含有する金属シリケイト酸化物からなる拡散バリア層116を形成する代わりに、300°C~500°C、圧力1Pa~ 10^4 Paにおいて、窒素ガスで希釈した SiH_4 ガスと NH_3 ガスの混合ガスを用いて、例えば膜厚1nm~3nmのCVDシリコン窒化膜111を堆積し、これを拡散バリア層としても良い。このときシリコン窒化膜111を、さらに急速過熱(RTA)を用いることで窒素を金属シリケイト酸化物113の表面にのみ拡散させ、偏析させる手法も有効である。

【0062】また、スパッタ、蒸着、レーザーアブレーション法等を用いて、HfNの様な窒化金属酸化物をシリコン窒化膜111の代わりに堆積し、これを拡散バリア層としても良い。

【0063】次に、化学気相成長法によってポリシリコ

ン膜を全面に堆積し、このポリシリコン膜をバーニングしてゲート電極104を形成する。続いて、例えば450°C、圧力1Pa～104Paにおいて、窒素ガスで希釈したSiH₄ガスとNH₃ガスの混合ガスを用いて、例えば5nm～200nmのCVDシリコン窒化膜106を堆積する。

【0064】以後の工程は、通常のMIS型電界効果トランジスタの製造工程と同様に、例えば加速電圧20KeV、ドーズ量 $1 \times 10^{16} \text{ cm}^{-2}$ で砒素のイオン注入を行い、ソース／ドレイン領域105を形成する。続いて、化学気相成長法によって全面に酸化シリコンからなる層間絶縁膜107を堆積し、この層間絶縁膜107にコンタクト孔を開口する。続いて、スパッタ法によって全面にA1膜を堆積し、このA1膜を反応性イオンエッティングによってバーニングして、配線108を形成する。このような工程を経て、図4に示すMIS型電界効果トランジスタを形成することができる。

【0065】以上、本発明のいくつかの実施形態を示してきたが、本発明は、上記の範囲に限定されるものではない。

【0066】例えば、励起酸素を照射しながら金属原子と酸素原子を含むターゲットを使い、蒸着法やスパッタ法によって絶縁膜を堆積させた後に、窒素原子を含む雰囲気にさらしてゲート絶縁膜表面に窒素を浸透させても良い。

【0067】また、金属窒化膜もしくは、金属酸窒化膜を形成し、シリコン基板との界面に酸素をイオンインプラントして加熱することによって、シリコン基板表面に窒素を含有しないSiO₂／Si界面構造もしくはシリケイト／Si界面構造を形成しても良い。

【0068】

【発明の効果】上記したように、本発明では、金属酸化物からなるゲート絶縁膜中の一部に窒素を含有する拡散バリア層を形成することで、ゲート電極からの不純物や金属原子の拡散を防止でき、フラットバンド電圧シフトや移動度の低下を抑制することが可能なMIS型電界効果トランジスタ及びその製造方法を提供できる。

【図面の簡単な説明】

【図1】シリコン基板上に窒素を含むジルコニウム酸

化膜からなるゲート絶縁膜を形成し、シリコン基板表面から窒素含有量が0.1 atomic%を越える位置までの距離を横軸とし、(100)面のシリコン基板とゲート絶縁膜との界面構造における平均配位数を縦軸とした図。

【図2】シリコン基板上に金属酸化膜(ZrO₂)と、この金属酸化膜上に形成された金属窒化膜(ZrN)からなるゲート絶縁膜を形成し、シリコン基板表面から金属窒化膜と金属酸化膜との界面までの距離を横軸とし、(100)面のシリコン基板と金属酸化膜との界面構造における平均配位数を縦軸とした図。

【図3】(a)p型シリコン基板上に形成した金属酸化膜(A₁₂O₃)と、この金属酸化膜上に形成したポリシリコンからなるキャバシタ構造のC-V特性と、(b)p型シリコン基板上に形成した金属酸化膜(A₁₂O₃)と、この金属酸化膜上に形成した金属窒化膜(A₁N)と、この金属窒化膜上に形成したポリシリコンからなるキャバシタ構造のC-V特性を示す図。

【図4】本発明の実施形態にかかるゲート構造を有するMIS型電界効果トランジスタの断面図。

【図5】本発明の実施形態にかかるMIS型電界効果トランジスタのゲート絶縁膜の具体的な形成方法を説明するための断面図。

【図6】本発明の実施形態にかかるMIS型電界効果トランジスタの製造工程を説明するための断面図。

【符号の説明】

101…シリコン基板

102…素子分離領域

103…ゲート絶縁膜

104…ゲート電極

30 105…ソース／ドレイン領域

106…窒素を含有する金属酸化膜

107…層間絶縁膜

108…A1配線

109…金属酸化物膜

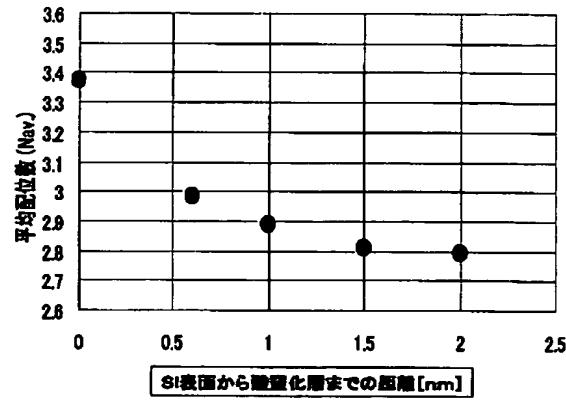
111…窒素を含有する金属シリケイト酸化膜

113…金属シリケイト酸化膜

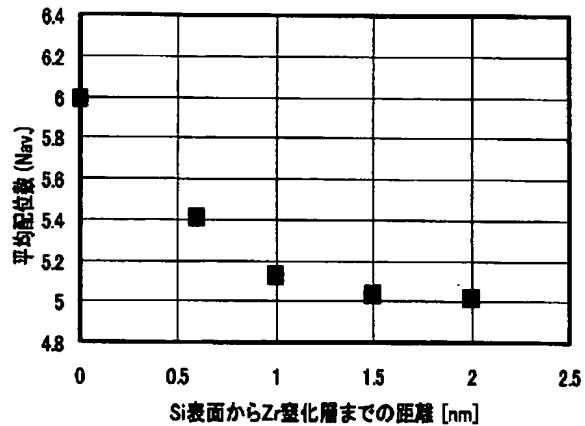
114…SiO₂膜

115…金素を含む膜

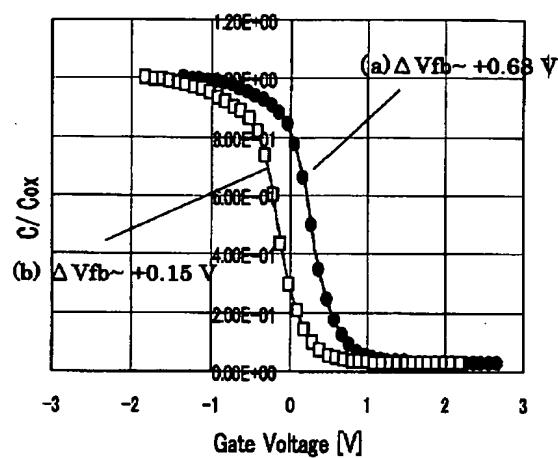
【図1】



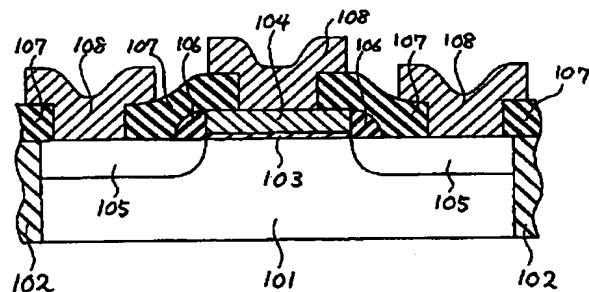
【図2】



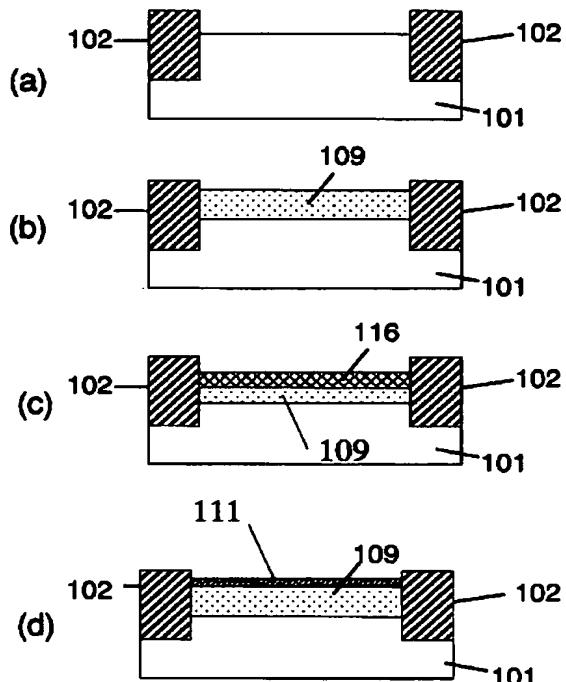
【図3】



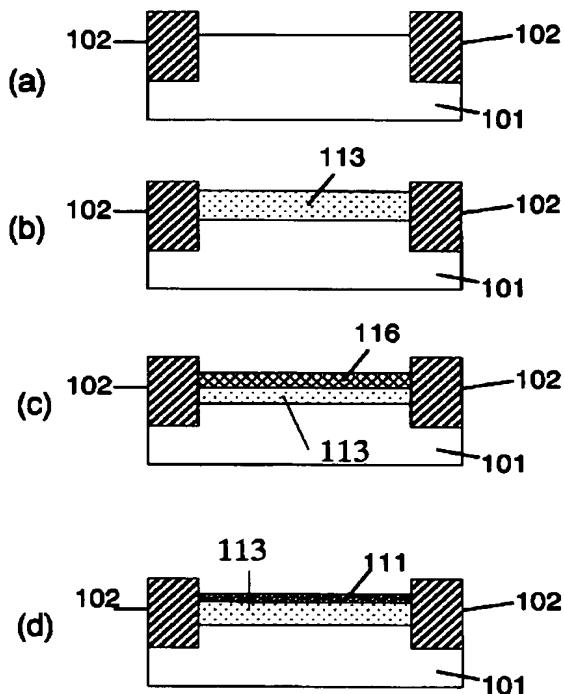
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 福島 伸
 神奈川県川崎市幸区小向東芝町1番地 株
 式会社東芝研究開発センター内

F ターム(参考) 4M104 BB01 CC05 EE03 EE12 EE14
 EE16 EE17 FF18 CG08 HH04
 5F058 BA01 BC02 BC03 BC04 BF02
 BF12 BF17 BF22 BF23 BF24
 BF27 BF29 BF30 BH03 BH04
 5F140 AA06 AA19 AA24 AA28 AA39
 BA01 BA20 BD01 BD04 BD07
 BD11 BD12 BD15 BD17 BE05
 BE09 BE10 BE13 BE15 BE17
 BE19 BF04 BF05 BF07 BF10
 BG08 BG14 BG28 BG52 BJ01
 BJ05 BJ23 BK13 BK25 BK29
 CB04 CC03 CC12